

RADAR SYSTEM FOR MULTIFREQUENCY AND MULTITARGET VEHICLE USING DIGITAL SIGNAL PROCESSING

Patent number: JP6167565
Publication date: 1994-06-14
Inventor: JIMII AARU AZUBERII; BURAIAN DEII UORU; BUAN AARU MARAN
Applicant: BORAAD C FUTEI SYST INC
Classification:
- international: **G01S13/52; G01S13/32; G01S13/58; G01S13/60; G01S13/93; G01S7/02; G01S7/04; G01S7/288; G01S7/40; G01S13/02; G01S13/24; G01S13/34; G01S13/72; G01S13/00; G01S7/02; G01S7/04; G01S7/285; G01S7/40; (IPC1-7): G01S13/60; G01S13/52; G01S13/93**
- european: G01S13/32C; G01S13/58F1; G01S13/93C
Application number: JP19930202311 19930816
Priority number(s): US19920930066 19920814

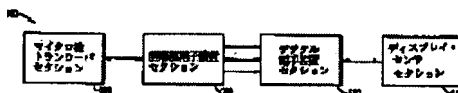
Also published as:

WO9404940 (A1)
EP0655141 (A1)
US5302956 (A1)
EP0655141 (A4)
EP0655141 (A0)

[more >>](#)[Report a data error here](#)**Abstract of JP6167565**

PURPOSE: To provide a low-cost automobile radar system operating effectively and stably.

CONSTITUTION: The radar system 100 uses a digital signal processing technique having a transmission section for generating two-channel transmitting frequencies. An antenna transmits a transmission signal and receives reflected receiving signal. A mixer generates a difference signal obtained by subtracting the receiving frequency from the transmitting frequency. The signal switch of a front end electronic device section 300 time multiplex separates channel 1 and channel 2 signals, and samples it. The sampled signals are transmitted to a channel A-D converter. A digital electronic device section 500 receives digital information, FFT calculates in the channels of the digital data, and decides the relative speed and distance of the targets based on the frequency and phase difference of the two channels. The section 500 receives the information regarding the drive control state of the vehicle, and decides the risk of the identified target.



Data supplied from the esp@cenet database - Worldwide

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平6-167565

(43) 公開日 平成6年(1994)6月14日

(51) Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
G 0 1 S	13/60	D	8940-5 J	
	13/52		8940-5 J	
	13/93	Z	7015-5 J	

審査請求 未請求 請求項の数14(全 25 頁)

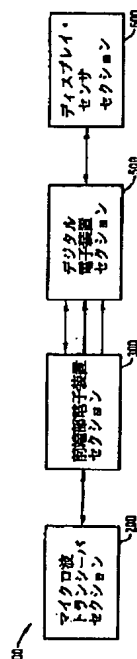
(21) 出願番号	特願平5-202311	(71) 出願人	593151712 ボラード セーフティ システムズ イン コーポレイテッド アメリカ合衆国 カリフォルニア州 サン ディエゴ ウィロー コート 10802
(22) 出願日	平成5年(1993)8月16日	(72) 発明者	ジミー アール アズベリー アメリカ合衆国 カリフォルニア州 イン ベリアルビーチ パームアベニュー 409 #エイ-21
(31) 優先権主張番号	9 3 0, 0 6 6	(72) 発明者	ブライアン ディー ウォル アメリカ合衆国 カリフォルニア州 ラグ ナニゲル フラミンゴ コート 2
(32) 優先日	1992年8月14日	(74) 代理人	弁理士 金山 敏彦 (外2名)
(33) 優先権主張国	米国 (US)		最終頁に続く

(54) 【発明の名称】 デジタル信号処理を用いる多周波数・多目標車両レーダシステム

(57) 【要約】

【目的】 確実且つ安定的に作動し、しかもコストが安価な自動車レーダシステムを提供する。

【構成】 システムは、2チャンネル送信周波数を生成する送信セクションを含んだデジタル信号処理技術を用いている。アンテナは、送信信号を送信し、反射された受信信号を受信する。ミクサーは送信周波数から受信周波数を差し引いた差信号を生成する。前端部電子装置セクションの信号スイッチは、チャンネル1及びチャンネル2信号を時多重分離化し、サンプリングする。そのサンプルは2チャンネルA/D変換器に伝送される。デジタル電子装置セクションはデジタル情報を受信し、デジタルデータの各チャンネルでFFT演算を行って、2つのチャンネルの周波数及び位相差に基づき目標の相対速度及び距離を決定する。また、デジタル電子装置セクションは車両の運転制御状態に関する情報を受けとり、識別された目標の危険度を決定する。



1

【特許請求の範囲】

【請求項1】 自動車の周囲の複数の目標を検出すると共に、その目標がもたらす危険をその自動車の運転者に警報するための車両用レーダシステムであって、

a) 少なくとも2つの周波数の無線周波信号を送信し、受信し、比較すると共に、それら周波数の信号を時多重化することによって時多重化出力信号を生成するマイクロ波トランシーバ手段と、

b) 前記マイクロ波トランシーバ手段に接続され、前記マイクロ波トランシーバ手段によって生成された時多重化出力信号をデジタル化し、前記マイクロ波トランシーバ手段の出力信号を、アナログ信号から、各部分列がそれぞれ各周波数に対応しているデジタルデータワードのインターリーブ順序列に変換する前端部電子装置手段と、

c) 複数の目標の存在を検出し、各目標についてその距離を計算し、前記自動車に対する各目標の相対速度を計算するデジタル電子装置手段であって、(1) 前記前端部電子装置手段に接続され、その前端部電子装置手段の前記デジタルデータワード出力をデジタルワードの各部分列について時間領域から周波数領域にマップして、各目標からの受信信号の周波数を決定する少なくとも1つのデジタル信号プロセッサ手段と、(2) 前記少なくとも1つのデジタル信号プロセッサ手段に接続され、前記各無線周波信号についての目標からの受信信号の位相差から各目標の距離を決定し、そして前記各無線周波信号について目標からの受信信号の周波数差から相対速度を決定すると共に、前記目標を追跡し、決定された距離及び相対速度の関数としてその目標によりもたらされる危険度を評価する少なくとも1つのマイクロコントローラ手段と、

を含むデジタル電子装置手段と、

d) 前記マイクロコントローラ手段に接続され、前記目標によってもたらされる危険の存在を運転者に対して視覚的及び聴覚的に提示するディスプレイ・センサ手段と、

を含むことを特徴とする車両用レーダシステム。

【請求項2】 請求項1に記載の車両用レーダシステムにおいて、前記マイクロ波トランシーバ手段は、

a) 無線周波送信信号を送信し、その自動車の周囲環境にある目標から反射された無線周波受信信号を受信するアンテナ手段と、

b) 前記アンテナ手段に接続され、前記無線周波送信信号の周波数と前記無線周波受信信号の周波数との差に等しい周波数を有する出力信号を生成する周波数差検出手段と、

を含むことを特徴とする車両用レーダシステム。

【請求項3】 請求項2に記載の車両用レーダシステムにおいて、前記前端部電子装置手段は前記周波数差検出手段に接続された2チャンネルのアナログ・デジタル変換

2

器手段を含み、この2チャンネルのアナログ・デジタル変換器手段によって周波数差検出手段の出力信号をアナログ信号からデジタルデータワードに変換することを特徴とする車両用レーダシステム。

【請求項4】 請求項3に記載の車両用レーダシステムにおいて、前記マイクロ波トランシーバ手段は更に、

a) 前記アンテナ手段に接続され、前記無線周波送信信号を生成する無線周波生成手段、

を含み、

10 前記無線周波送信信号は、第1周波数を有する第1無線周波信号と第2周波数を有する第2無線周波信号とから成り、かつ前記第1無線周波信号と前記第2無線周波信号とが時多重化されていることを特徴とする車両用レーダシステム。

【請求項5】 請求項4に記載の車両用レーダシステムにおいて、前記無線周波生成手段は前記第1無線周波信号及び前記第2無線周波信号を所定間隔周期で切り替えるための周波数制御電圧信号手段に接続されていることを特徴とする車両用レーダシステム。

20 【請求項6】 請求項5に記載の車両用レーダシステムにおいて、前記前端部電子装置手段は更に、

a) 前記第1無線周波信号に対応する第1差信号と前記第2無線周波信号に対応する第2差信号とを生成するために、前記周波数差検出手段の出力信号を時多重分離化する信号スイッチ手段と、

b) 前記信号スイッチに接続され、前記第1差信号に存在するカットオフ周波数以上の周波数の強度レベルを低減するチャンネル1フィルタ手段と、

30 c) 前記信号スイッチに接続され、前記第2差信号に存在するカットオフ周波数以上の周波数の強度レベルを低減するチャンネル2フィルタ手段と、

を含むことを特徴とする車両用レーダシステム。

【請求項7】 請求項6に記載の車両用レーダシステムにおいて、エイリアシングを防止する第2のチャンネル1フィルタ及び第2のチャンネル2フィルタを含み、前記第2のチャンネル1フィルタ及び前記第2のチャンネル2フィルタのカットオフ周波数は、それぞれ対象となる選定周波数の1/2よりも低いことを特徴とする車両用レーダシステム。

40 【請求項8】 請求項7に記載の車両用レーダシステムにおいて、前記第2のチャンネル1フィルタ及び前記第2のチャンネル2フィルタがデジタルフィルタであることを特徴とする車両用レーダシステム。

【請求項9】 請求項8に記載の車両用レーダシステムにおいて、前記第2のチャンネル1フィルタ及び前記第2のチャンネル2フィルタが、アナログ・デジタル変換器手段と一体化していることを特徴とする車両用レーダシステム。

50 【請求項10】 請求項6に記載の車両用レーダシステムにおいて、前記前端部電子装置手段は、前記無線周波

生成手段に接続された周波数制御電圧生成手段を含み、この周波数制御電圧生成手段が周波数制御電圧信号を生成することを特徴とする車両用レーダシステム。

【請求項11】 請求項5に記載の車両用レーダシステムにおいて、前記前端部電子装置手段は更に、

a) 前記差検出手段に接続され、この差検出手段の出力を増幅する前置増幅器手段と、

b) 前記増幅器手段に接続され、第1出力及び第2出力を有する信号スイッチ手段であって、前記第1出力から第1無線周波信号に対応する第1差信号を出力し、かつ前記第2出力から前記第2無線周波信号に対応する第2差信号を出力するために、前記差検出手段の出力信号を時多重分離化する信号スイッチ手段と、

c) 前記信号スイッチに接続され、前記第1差信号に存在するカットオフ周波数以上の周波数の強度レベルを低減するチャンネル1フィルタ手段と、

d) 前記信号スイッチに接続され、前記第2差信号に存在するカットオフ周波数以上の周波数の強度レベルを低減するチャンネル2フィルタ手段と、

を含むことを特徴とする車両用レーダシステム。

【請求項12】 請求項11に記載の車両用レーダシステムにおいて、前記前端部電子装置手段は更に、

a) 前記チャンネル1フィルタの出力に接続され、このチャンネル1フィルタ出力の信号強度を増大するチャンネル1増幅器手段と、

b) 前記チャンネル2フィルタの出力に接続され、このチャンネル2フィルタ出力の信号強度を増大するチャンネル2増幅器手段と、

を含み、

更に前記アナログ・デジタル変換器手段は、

c) 第1チャンネル及び第2チャンネルであって、(1) 前記チャンネル1増幅器手段及びチャンネル2増幅器手段のうち対応する一方に接続され、この対応する増幅器手段からのアナログ出力を、アナログ信号からデジタルデータワードの連続ストリームに変換するデジタル・アナログ変換手段と、(2) 対応する前記デジタル・アナログ変換手段に接続され、カットオフ周波数を有するデジタルフィルタ手段であって、このデジタルフィルタ手段のカットオフ周波数以上の周波数の強度をデジタルフィルタの出力において低減するデジタルフィルタ手段と、

をそれぞれ含む第1チャンネル及び第2チャンネルと、

d) 前記アナログ・デジタル変換器手段の第1チャンネル及び第2チャンネルに接続され、アナログ・デジタル変換器手段の各チャンネルからのデジタルデータワードの連続ストリームを、デジタルデータワードの単一の連続ストリームへと時多重化するマルチプレクサ手段と、を含むことを特徴とする車両用レーダシステム。

【請求項13】 請求項12に記載の車両用レーダシステムにおいて、前記前端部電子装置手段は更にタイミング生成手段を含み、このタイミング生成手段は、マイク

ロコントローラ手段、アナログ・デジタル変換器手段、信号スイッチ手段及び前置増幅器手段に接続され、

更にこのタイミング生成手段は、

(1) 前記無線周波生成手段が前記第1無線周波信号及び前記第2無線周波信号を切り替えるタイミングと、

(2) 前記信号スイッチ手段が前記前置増幅器手段を前記チャンネル1フィルタに接続するタイミングと、

(3) 前記信号スイッチ手段が前記前置増幅器手段を前記チャンネル2フィルタに接続するタイミングと、

(4) 前記アナログ・デジタル変換器手段が前記チャンネル1増幅器手段の出力をサンプリングするタイミングと、

(5) 前記アナログ・デジタル変換器手段が前記チャンネル2増幅器手段の出力をサンプリングするタイミングと、

を制御及び同期化し、これにより前記第1差信号及び前記第2差信号をそれぞれ前記第1無線周波信号及び第2無線周波信号に時間的に対応させ、更に前記デジタルフィルタ手段のカットオフ周波数の2倍に等しいレートで、前記アナログ・デジタル変換器手段の出力を、前記第1差信号の振幅を表す1つのワードと前記第2差信号の振幅を表す1つのワードとに順次切り替えることを特徴とする車両用レーダシステム。

【請求項14】 自動車の周囲の目標を検出し、制御状態やその自動車が運行している周囲状況を検知し、前記目標がもたらす危険を運転者に警報する車両用レーダシステムであって、

a) 複数の無線周波信号を送受信し、それら信号の周波数を比較する2チャンネルのマイクロ波トランシーバ手段であって、(1) 無線周波送信信号を送信し、前記自動車の周囲にある目標から反射された無線周波受信信号を受信するアンテナ手段と、(2) 前記アンテナ手段に接続され、前記無線周波送信信号の周波数と前記無線周波受信信号の周波数の差に等しい周波数を有する出力信号を生成する周波数差検出手段と、

を含むマイクロ波トランシーバ手段と、

b) 前記周波数差検出手段に接続され、この周波数差検出手段によって生成された出力信号をデジタル化するための2チャンネル前端部電子装置手段であって、前記周波数差検出手段に接続されたアナログ・デジタル変換手段を有し、このアナログ・デジタル変換手段によって、前記周波数差検出手段の出力を、アナログ信号からデジタルデータワードの連続ストリームへの変換を行う2チャンネル前端部電子装置手段と、

c) 複数の目標の存在を検知し、それら各目標についてその距離を計算し、そして前記自動車に対する各目標の相対速度を計算するデジタル電子装置手段であって、

(1) 前記アナログ・デジタル変換手段に接続され、このアナログ・デジタル変換手段のデジタル出力を、時間領域から周波数領域にマップし、これにより前記無線周波受信信号を反射した目標の距離及び相対速度を決定するデジタル信号プロセッサ手段と、(2) 前記デジタル信号

プロセッサ手段に接続され、目標を追跡し、目標によりもたらされる危険度を評価するマイクロコントローラ手段と、を含むデジタル電子装置手段と、

d) 前記目標によってもたらされる危険の存在を運転者に対して視覚的及び聴覚的に提示し、制御状態及び前記自動車の周囲の状況を検知するディスプレイ・センサ手段であって、(1) 車両制御の状態を測定する複数のセンサ手段と、(2) 運転者に対して、危険の存在を示す警報手段と、(3) この車両レーダシステムの状態について外部装置と通信するモニタ手段と、

を含むことを特徴とする車両用レーダシステム。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、車両用レーダシステム、特にデジタル信号処理技術を用いる車両衝突回避レーダシステムに関する。

【0002】

【従来の技術】世界的な道路を往来する車両密度を増加させ、同時に道路上の車両が路肩障害物や他の車両等のような固定及び移動対象物と衝突するのを防ぐことによって、その車両運転の安全性を向上するということが従来から引き続き要請されている。これらの一見矛盾する2つの目的を達成するための1つの手段は、その道路を共有する車両との相対速度、移動方向及び車間距離等をモニタし、その情報を用いて車両運転者に対して潜在的な危険を直接的に示すようにすることである。自動車技術者にとって、そのような周囲の状況をモニタするための手段として、マイクロ波レーダシステムの使用を考慮することが益々一般化しつつある。

【0003】車両から派生したレーダシステムが現在知られているが、それは時分割の原理により3種類の周波数を送信及び受信する。3種類の周波数のうち2つの周波数は距離を測定するために用いられ、また第3の周波数は先程の2つのうちの1つと組み合わされて接近速度及び衝突可能性を決定するために用いられる。このようなシステムの1例が、ワタナベ等に付与された米国特許第3,952,303号に開示されており、それは、アナログレーダ信号処理前端部(front end)を教示している。

【0004】しかしながら、ワタナベの特許に開示されたようなアナログシステムは、温度変化に敏感であり、較正が困難である。更にそのシステムは、他の対象物の運動の距離及び相対的速度を測定する等の特定のタスク専用になっており、それ故、性能向上を図り、また要求度の変化に適合すべくカスタマイズすることが困難になっている。更にまた、前記のような3種類の周波数システムにおける送信及び受信フレームは浪費的である、つまり、目標の運動の距離及び相対的速度を測定するために、そのシステムのごく一部分だけが必要とされるが、そのフレームの他の残余部分は使用されないでいる。

【0005】反射レーダ信号を分析するためのアナログ

信号処理技術を用いる最近の別の自動車レーダシステムは、「多周波数自動車レーダシステム("Multi-Frequency Automotive Radar System")」と題し、この発明の譲受人に譲渡された米国特許出願第08/020,600号に記述されている。そのシステムでは、送信された信号、及び反射及び受信された信号は、無線周波ミキサー(RFミキサー; radio frequency mixer)に結合される。RFミキサーからの関係する出力は、送信及び受信周波数の差に等しい周波数を有する信号である。つまり、反射、受信された信号の周波数は、ドプラー効果に起因して、その反射過程で送信信号の周波数からシフトされる。送信信号が、トランシーバに対して移動する目標から反射されるときに、かかるドプラー効果が生じる。その結果生じる周波数シフトは、「ドプラーシフト」と言われている。

【0006】送信信号は、250kHzづつ異なる3種類の周波数の間で一定間隔で変化する。そのうちの2種類の周波数は、そこに盛り込まれた距離情報を生成するために用いられ、また第3の周波数は、ドプラー接近速度及び目標選択を決定するために用いられる。実質的なアナログ波形検出、増幅、成形及びゲーティング等の後、距離、接近速度及び目標選択についての情報が、デジタル処理のためにマイクロコントローラに入力される。

【0007】

【発明が解決しようとする課題】アナログ処理技術を用いれば、迅速であり、且つリアルタイム処理が可能になる。しかしながら、アナログ回路のコストは、デジタル回路のコストよりも著しく高価である。このため、アナログ信号が即座にデジタル信号に変換され、そしてデジタル回路によって処理されれば、そのシステムのコストはそれだけ安価になる。その上、デジタル信号処理回路は、アナログ信号処理回路ほどには、温度及び製造上の変化やノイズの影響に敏感ではない。更に、アナログ信号処理技術を使用する場合、システムに新たに機能を付加しようとする、一般的には各々に新たな処理ハードウェアが必要となるため、その付加し得る数は制限されざるを得ない。これに対して、付加的なソフトウェアによって距離及び相対移動を簡単に測定するためにデジタル信号処理が用いられるシステムに対しては、多くの付加的な機能が付加可能である。更にまた、アナログシステムにおいては、達成され得る高性能レベルは、利用可能なハードウェア及びそのハードウェアのコストによって制限される。

【0008】反射信号の僅かな部分がアンテナに戻ってくるだけなので、強く反射する目標が存在する場合でさえ、目標検出において、良好な場合から非存在という結果が出る場合までである。目標検出性能を向上するには、高度な信号処理が必要である。現状下では、かかる高度な信号処理は、それによって意義ある情報が得られる

手段でなければならない。高度な情報処理なしに、反射された信号を識別し、分析することは極めて困難である。このような処理レベルは、本質的にデジタル信号処理によって行われるべきものである。

【0009】このため、受信された信号を、信号処理がなされる前にデジタル形式に変換する自動車レーダシステムに対する要請がある。更に、2種類だけの周波数が送信され、しかも送信信号の大部分が有用である簡素化されたシステムに対する要請がある。

【0010】

【課題を解決するための手段及び作用】本発明は、マイクロ波トランシーバセクション、前端部電子装置(front end electronics)セクション、デジタル電子装置セクション、及びディスプレイ・センサセクションを備えている。

【0011】マイクロ波トランシーバセクションは、2つの時分割多重チャネルに対応する2種類の周波数を生成するガン・ダイオードの如き発振器を含んでいる。この2つのチャネルは、好適には約250kHzだけの間隔があり、時多重化(time multiplex)されて単一出力にされる。本発明の好適な実施例では、アンテナは、送信信号を送信し、また反射された受信信号を受信する。ショットキー・ダイオードミクサーは、送信された信号及び受信された信号を結合する。上記ダイオードミクサーの出力は、送信された信号の周波数と受信された信号の周波数の差の絶対値に等しい周波数を有する差信号である。前端部電子装置セクションの信号スイッチは、チャネル1及びチャネル2の信号を時多重分離化(time demultiplex)してサンプリングする。

【0012】フィルタされたサンプルは、2チャンネルアナログ・デジタル(A/D)変換器に結合される。このA/D変換器は、サンプリングされた信号をデジタル化し、そしてそのデジタルデータを時多重化する。結果的に生成されるデジタルデータストリームは、送信された信号の時多重化関数としての受信された信号を表す。送信された信号の強度は一定であるから、A/D変換器に対して与えられた信号の強度変化は、受信された信号における強度変化に起因する。A/D変換器の出力は、デジタル電子装置セクションに連結される。

【0013】このデジタル電子装置セクションは、上記デジタル情報を受信し、デジタルデータの各チャネルで高速フーリエ変換(FFT)を実行し、そのデジタルデータのスペクトル内容を測定する。双方のチャネルにおいて同一ドブラー周波数で所定値以上の強度が存在する場合、目標が存在するものと想定される。デジタル電子装置セクションは、チャネル1の信号及びチャネル2の信号のFFT出力の間の正確な位相関係を決定する。マイクロプロセッサは、そのデジタルデータによって表される2つの信号間の位相差に基づき、目標の距離を決定する。

【0014】トランシーバに対する相対運動は、目標から戻ってきた信号におけるドブラーシフトによって決定される。デジタル電子装置セクションは、複数の目標を識別し、そして追跡する。それらの目標は、その周波数(即ち、ドブラーシフト量)によって弁別される。デジタル電子装置セクションはまた、車両の運転及び/又は制御の状態に関する情報、即ち車両速度、ステアリングホイールの相対的位置、ブレーキ圧力、そして方向指示器が作動しているか否か、又はウィンドワイパが作動しているか否か等の情報を受信する。これは、識別された目標によってもたらされる危険性の度合いを決定するために用いられる。

【0015】各目標に関する情報は、上記デジタル電子装置セクション内のマイクロコントローラによって出力される。このマイクロコントローラは、音声警報ユニット、制御ディスプレイユニット、複数のセンサ及び外部装置との連絡を行うためのRS-232インタフェースに接続される。音声警報ユニットは、要注意状態になった場合に音声警報を発する。警報の大きさは、その危険性の度合いに比例する。同様に、ディスプレイ・センサセクションは、レーダシステムによって検出された周囲の状態を示す種々のビジュアルディスプレイを有している。

【0016】

【実施例】本発明の好適な実施例は、添付図面及び以下の記述において詳細に説明される。なお本発明の詳細が理解されれば、数値の新たな付加や変更等は、当業者において明白なものである。

【0017】図面において類似部材には、類似の参照番号及び符号を用いるものとする。

【0018】この記述を通じて、掲げられた好適な態様及び例は単に例示であり、本発明を何ら限定するものではない。

【0019】概説

図1は、本発明の自動車レーダシステム100の好適実施例の全体ブロック図である。このシステム100は、それが装着された車両をとりまく環境における対象物(目標)を検出し、各目標の距離及びシステム100に対する相対速度を測定し、そしてかかる目標の存在もしくは動きによって生じ得る潜在的な危険を、自動車運転者に警報を発して知らせる。

【0020】マイクロ波トランシーバセクション200は、無線周波(RF)信号を送信及び受信する。受信された信号は、送信された信号と比較される。送信及び受信信号の周波数の差に等しい周波数を有する差信号が生成される。この差信号は、前端部電子装置セクション300に伝送される。前端部電子装置セクション300は、差信号をデジタル化する。デジタル化された差信号は、各目標の距離及び相対速度を決定するデジタル電子装置セクション500に伝送される。デジタル電子装置

セクション500は、ディスプレイ・センサセクション600に結合される。ディスプレイ・センサセクション600は、種々の車両制御の状態を示す複数のセンサを有している。このディスプレイ・センサセクション600はまた、自動車運転者に提供するための聴覚及び視覚的表示を形成する。

【0021】マイクロ波トランシーバセクション

図2は、マイクロ波トランシーバ200を更に詳細に示している。トランシーバ200は、比較的従来のものであり、本発明の好適実施例において用いられるガン・ダイオードの如き発振器202、送信方向性結合器204、受信方向性結合器206、ショットキー・ダイオードミクサー208、アンテナ210及び無線周波(RF)負荷212を含んでいる。ガン・ダイオード202は、送信信号を形成する。送信信号の周波数は、周波数制御電圧信号ライン214を通じて前端部電子装置セクション300からガン・ダイオード202へ伝送される周波数制御電圧信号406の関数として変化する(図4のタイミング図参照)。周波数制御電圧信号ライン214を通じてガン・ダイオード202に対して供給される電圧レベルは、2つの電圧レベル間で切り替わり、これにより送信周波数を2種類の周波数に切り替えさせる。本発明の好適実施例において、これらの周波数は、ほぼ24.125GHz及び24.125250GHzである。これらの周波数のうちの低いものは、以下チャンネル1周波数、また高い周波数はチャンネル2周波数と呼ぶ。チャンネル1及びチャンネル2周波数は、実施例ではほぼ250kHzだけの間隔がある。

【0022】送信信号は、送信方向性結合器204を通過して、受信方向性結合器206を介してアンテナ210に伝送される。送信結合器204は、送信信号のパワーを低減し、またガン・ダイオード202を受信信号から分離する。出力パワーは、現在のFCC規則(Federal Communication Commission regulations)に従って低減され得る。RF負荷212は過剰パワーを吸収するが、それは、アンテナ210から離れた位置に接続されている。受信方向性結合器206は、アンテナ210に受信された信号をミクサー208に伝送し、更にガン・ダイオード202を、受信信号から分離する。加えて、受信結合器206は、送信信号の一部をミクサー208に結合する。このミクサー208は、送信信号の周波数と受信信号の周波数の差に等しい周波数を有する出力を形成する。即ち、この無線周波ミクサー208は、受信された信号を「低下変換」("down convert")する。(受信信号は、しばしば送信信号より低い周波数を有していると理解される。この文書を通して、「受信された信号を低下変換する」という語句は、この場合に適用されるが、受信信号が送信信号よりも高い周波数を有している場合も同様である。)他の周波数がまた、ミクサー208によって形成される。しかしながら、これらの他の周波数

は重要ではなく、以下に記述されるように、システムの種々の箇所でフィルタによって除外される。

【0023】目標が存在すれば、その目標は、送信された信号の幾分かをトランシーバアンテナ210へ反射して戻す。例えば、無線周波信号の周波数は、接近する目標から反射する場合に増加し、また遠ざかる目標から反射する場合には減少する。この周波数変化は、周知のドブラーシフト現象に起因する。従って、ミクサー208の出力は、多くの場合、送信信号と、その送信信号が複数の目標によって反射されることによりそれぞれ異なった量だけドブラーシフトした複数の反射信号の総和との周波数の差であるが、本発明以外の送信源によって生成される様々な周波数を有する様々なその他の信号も含んでいる。

【0024】前端部電子装置セクション

ミクサー208の出力は、前端部電子装置セクション300に結合される。この前端部電子装置セクション300は、図3に更に詳細に示されている。前端部電子装置セクション300は、前置増幅器302、チャンネル1信号スイッチ304a、チャンネル2信号スイッチ304b、チャンネル1ローパスフィルタ306、チャンネル1音声増幅器307、チャンネル2ローパスフィルタ308、チャンネル2音声増幅器309、アナログ・デジタル(A/D)変換器310、BIT(Built-In-Test; 自動試験)信号生成器311、タイミング生成回路312、クロック回路314、周波数制御電圧生成器316、種々のラインドライバ及びレシーバ320、322、324を含んでいる。

【0025】ミクサー208の出力は、前端部電子装置セクション300内の前置増幅器302の入力に結合される。この前置増幅器302は、ミクサー208から伝送された信号を増幅する。前置増幅器302に対して供給された信号は、受信された種々の信号と送信周波数とが合成されたものである。代表的には、送信周波数が送信された場合、複数の目標は、その信号の幾分かをアンテナ210へ反射し戻す。これらの目標のうちのものは、アンテナ210に対して停止しており、一方、他のものは、アンテナ210に対して相対運動する。無線周波がトランスミッタもしくはレシーバに対して相対運動する目標から反射されたときに生じるドブラーシフトのために、送信周波数と受信周波数との差によって目標の相対速度を決定し、複数の目標に相対速度の差があることを想定しつつ、1つの目標を他のものから弁別する。

【0026】目標がトランスミッタに対して毎時100マイルの相対速度を有していると、送信信号の周波数は、ほぼ7.2kHzだけシフトされる。本発明の好適実施例において関心のある周波数は、約0乃至7.2kHzの周波数範囲内のものである。受信信号は多数の目標から反射された信号により構成されるから、その受信

信号は、代表的には正弦波とはならないと考えられる。勿論、より高い周波数を用いることも可能である。

【0027】送信信号の強さは、対象とする目標の大部分が、約1600フィートまでの距離で検出されるようになっている。無線周波が自由空間を進行する速度は、ほぼ1フィート/ns（ナノ秒）である。従って、1600フィートの距離では、約3.12μsの往復信号遅延が生じることになる。このため、受信された信号が、一定距離の目標から反射される場合、ミクサー208の出力は、送信周波数がチャンネル1周波数からチャンネル2周波数に変化した直後に、またはその逆の場合に、送信信号が目標に到達してトランシーバまで反射してくるのに要する時間（即ち、1600フィートの距離に対して3.12μs）に対して、250kHzプラス・マイナスドブラー周波数分だけの周波数を有する。

【0028】前置増幅器302は、信号スイッチ304a、304b双方に接続される。信号スイッチ304a及び304bは、前置増幅器302を、チャンネル1音声増幅器307及びローパスフィルタ306、又はチャンネル2音声増幅器309及びローパスフィルタ308に交互に接続することにより、前置増幅器302からの信号を時多重分離化する。加えて、各信号スイッチは、連設されたフィルタ306、308の入力を、前置増幅器302の出力インピーダンス（及びフィルタ306、308の入力インピーダンス）と同一の出力インピーダンスを有する回路305a、305bに結合する。かくして、フィルタ306、308は一定のソース・インピーダンスに設定される。各フィルタに対するソース・インピーダンスを一定に維持することにより、フィルタは線形性を維持し、それで、そのフィルタの非線形性によって生成される複数量目標のドブラー周波数の相互変調生成物(intermodulation products)の強度は、最小に抑えられる（理想的には除去される）。かかる相互変調生成物が生成された場合、「ファントム」目標(phantom targets)として現れる。

【0029】スイッチタイミング制御ライン318上のタイミング生成回路312から一対の信号スイッチ304a、304bにそれぞれ伝送された一対のスイッチタイミング制御信号402、404は、前置増幅器302の出力がフィルタ306、308のいずれに伝送されるべきか、及びその伝送のタイミングを決定する。図4は、周波数制御電圧信号ライン214を通してガン・ダイオード202に伝送された周波数制御電圧信号406に対するスイッチタイミング制御信号402、404のタイミングを示す図である。本発明の好適実施例においては、周波数制御電圧信号406は、相対的高電圧と相対的低電圧の間で7.8μsの間隔をおいて切り替わる。周波数制御電圧信号406の1周期は、15.6μsとなる。従って、上記ガン・ダイオード202の出力周波数は、周波数制御電圧の関数として、相対的低周波

数（チャンネル1周波数）と相対的高周波数（チャンネル2周波数）の間で7.8μsの間隔をおいて切り替わる。

【0030】スイッチタイミング制御ライン318上のスイッチタイミング制御信号は、チャンネル1選択信号402及びチャンネル2選択信号404を含んでいる。高状態のチャンネル1選択信号402は、前置増幅器302の出力を、信号スイッチ304を介してチャンネル1ローパスフィルタ306に結合させる。また高状態のチャンネル2選択信号404は、前置増幅器302の出力を、信号スイッチ304を介してチャンネル2ローパスフィルタ308に結合させる。信号スイッチ304は、タイミング生成回路312によって周波数制御電圧信号406と同期化される。従って、本発明の好適実施例において、信号スイッチ304は、前置増幅器302を、周期のほぼ1/5（3.12μs）の間、チャンネル1ローパスフィルタ306に結合させ、送信信号がチャンネル1周波数にある時間に対して同期化される。また、信号スイッチ304は前置増幅器302を、周期のほぼ1/5（3.12μs）の間、チャンネル2ローパスフィルタ308に結合させ、送信信号がチャンネル2周波数にある時間に対して同期化される。このようにして、信号スイッチ304は、低下変換されたチャンネル1及びチャンネル2信号を時多重分離化する。他の態様では、チャンネル1及びチャンネル2選択信号402、404のパルスは、この例よりも長くあるいは短かく設定されるが、これも本発明範囲内のものである。

【0031】図4のタイミング図では、チャンネル1選択信号402パルス及びチャンネル2選択信号404パルスは、周波数制御電圧信号406のそれぞれのエッジからずれており、これにより送信信号時間を安定化し、及び/又は、チャンネル1及びチャンネル2選択信号402、404が作用する時に、受信及び送信信号が同一キャリア周波数にある（即ち、受信及び送信信号の両方が、チャンネル1又はチャンネル2周波数のどちらかにある）ことを確実にする。しかしながら、本発明の別の実施例として、これらの信号402、404が、周波数制御電圧信号406の立上がりエッジ及び下がりエッジ上、又はこれらのエッジ間の任意の位置で生じるようにすることもできる。

【0032】本発明の好適実施例として、各フィルタ306、308は、24kHzの3デシベル・カットオフ周波数を有する。フィルタ306、308は、包絡線検波器(envelope detector)として作用することによって、信号スイッチ304の出力を再形成する。図5に示されるように、チャンネル1ローパスフィルタ306は、時多重分離化された低下変換チャンネル1信号を再形成（もしくは平滑化）し、またチャンネル2ローパスフィルタ308は、時多重分離化された低下変換チャンネル2信号を再形成する。チャンネル1選択信号402及びチャンネル2選択信号404の制御下における信号スイッチ30

4によって得られたサンプル702の合成は、本質的にローパスフィルタ306、308の3デシベル・カットオフ周波数以下である包絡線704を形成する。従って、各フィルタの出力は、そのフィルタに接続したチャネルに対応する送信信号の周波数と、そのチャネルが送信されている間に受信された各信号の周波数との差に等しい周波数成分を備えた滑らかな信号である。例えば、チャネル1ローパスフィルタ306は、あたかもチャネル1送信周波数が連続波形式で送信されたかのように、チャネル1送信周波数と複数の目標から反射されたチャネル1受信周波数との差に等しい周波数を備えた滑らかな信号を出力する。

【0033】フィルタ306、308の出力は、A/D変換器310に接続される。A/D変換器310は、前端部信号チャネル1及び2に対応する2つの個別チャネルを含んでいる。A/D変換器310の各チャネルは、対応する低下変換周波数のチャネルからのアナログ入力をデジタルデータワードのストリームに変換する。A/D変換器310内のデジタルローパスフィルタ328は、各チャネルをフィルタし、またA/D変換器310内のマルチプレクサ330は、A/D変換器チャネルの各々からのデジタルデータワードを時多重化する（即ち、チャネル1及びチャネル2のデジタルデータワードが、インターリーブされる）。A/D変換器310内のローパスフィルタ328は、7.5kHzの3デシベル・カットオフ周波数を有する。これらのフィルタ328は、ローパスフィルタ306、308と共働して、ナイキストの判別基準がサンプル周波数に関して満たされるようにし、これによりFFT演算が実行されるときのエイリアシング(aliasing)を阻止する（即ち、A/D変換器310からの効果的なサンプリング周波数は、対象とするドブラー周波数の1/2を越えるべきではない）。

【0034】本発明の好適実施例におけるA/D変換器310は、オーバーサンプリングアナログ・デジタル変換器である。A/D変換器310からの出力は、一連の32ビットデータワードである。最初の16ビットは、特定の時間周期におけるアナログ信号の振幅を表す（即ち、16ビット分解能）。ビット17~19は、A/D変換器310がほぼ飽和しているか否かを示す。ビット20~31は、そのワードがチャネル1とチャネル2のうちのどちらのものであるかを示す。A/D変換器310が飽和状態に近づいていることがわかれば、そのA/D変換器310が飽和状態に近づいたときに生じる信号歪みを補償するのに役立つ。かかる補償は、このデジタル信号処理技術において周知な多くの方法によって遂行され得るが、例えばA/D変換器310の出力の最後の3ビットによって表される各々の値に対応する自動ゲイン制御を用いてもよい。本発明の別の実施例においては、A/D変換器310の出力は入力プラス1ビットのデジタル表現であり、その1ビットはA/D変換器31

0のチャネルを表す。このような別の実施例におけるA/D変換器310の出力は、16ビットより少ない、あるいは多い分解能を有し得る。

【0035】タイミング生成回路312は、A/D変換器310のサンプリングレートを決定する。本発明の好適実施例では、A/D変換器310は、約1MHzのサンプリング周波数を有し、これは、タイミング生成回路312からタイミングクロックライン326に伝送されるタイミングクロック信号によって決定される。本発明の好適実施例のA/D変換器310は、64倍でオーバーサンプリングし、 $(1/64)$ MHz = 16 kHzの等価サンプリングレートを有する。本発明の別の実施例においては、サンプリングレートは動的に変更される。

【0036】本発明の好適実施例では、システムの適正動作を確認するリアルタイム自動試験(BIT)能力を有している。このBIT信号生成回路311は、タイミング生成回路312からの命令を受けてBIT信号を生成する。BIT信号は、前置増幅器302に伝送され、そしてミクサー208からの信号をシミュレートする。BIT信号が前置増幅器302に入力されると、それは、ミクサー208の出力と合計される。従って、進行中の動作を中断する必要はない。本発明の好適実施例では、(図6に示される)マイクロコントローラ510は、前置増幅器302に入力されるべき周波数を決定する。この決定は、他の目標が存在しないことに基づいて行われる。従って、システムの通常動作が、BIT作用によって妨げられることはない。前置増幅器302に入力されたBIT信号は、ミクサー208の出力と共にシステム内を伝播する。マイクロコントローラは、マイクロコントローラ510がBIT信号に対して想定する距離及び相対運動を、そのBIT信号が前端部電子装置を伝播した後で生じる距離及び相対運動の実験の結果的な値と比較する。かくして、前端部電子装置セクション300の各構成部材及びデジタル電子装置セクション500が適正に作動しているという高い確証が得られる。

【0037】本発明の好適実施例のタイミング生成回路312はまた、A/D変換器310に伝送される較正信号を生成する。この較正信号は、選択されたオフセット値に対してA/D変換器310を較正する該A/D変換器310内の較正関数を初期化する。A/D変換器310のオフセット較正は周期的に行われ、これによりその変換の精度を保証する。本発明の好適実施例の較正関数の如き較正関数は、本発明の好適実施例において用いられるクリスタルセミコンダクタ(Crystal Semiconductor)社製のCS5336A/D変換器の如き多くのA/D変換器の標準的機構である。

【0038】デジタル電子装置セクションA/D変換器310のデジタル出力は、信号ラインドライバ/レシーバ320に伝送される。ラインドライバ/

レーバ320は、デジタル信号をデジタル電子装置セクション500と接続する。デジタル電子装置セクション500は、図6に更に詳細に示されている。信号ラインドライバ/レーバ502は、A/D変換器310のデジタル出力を受信する。信号ラインドライバ/レーバ502は、例えばキリクス(Xilinx)社製の3042PC84-70FPGAの如き電界プログラマブルゲートアレイ(Field Programmable Gate Array; FPGA)504に結合される。FPGA504は、A/D変換器310から送られたデジタルデータを受信し、そのデータを高速ランダム・アクセスメモリ(RAM)506に記憶する。

【0039】A/D変換器310から送られたデジタルデータは、同期連続データストリームとしてFPGA504へ送られる。フレーム同期信号及び連続クロック(ビット同期)信号は、タイミング生成回路312によって生成され、前端部電子装置セクション300からFPGA504へ送信される。フレーム同期信号及び連続クロック信号は、タイミング生成回路312からラインドライバ322、324に伝送される。前端部電子装置セクション300のラインドライバ322、324は、デジタル電子装置セクション500のレーバ516、518にそれぞれ接続される。このレーバ516、518から、フレーム同期信号及び連続クロック信号が、FPGA504に伝送される。フレーム同期信号は、A/D変換器310からFPGA504へ送られた各デジタルデータの始端を識別し、また連続クロック信号は、A/D変換器310からFPGA504の入力回路へ送られた各デジタルデータワードの各ビットを同期化する。同期デジタルデータを伝達するためのフレーム同期及び連続クロック信号の生成及びその使用は、この種の技術において周知である。

【0040】図7は、FPGA504の詳細ブロック図である。本発明の好適実施例において、ダイレクト・メモリアクセスコントローラ(DMAC)555、カウンタ及びシンクロナイザ(synchronizer)558、シリアルリンクシンクロナイザ562、前端部電子装置インタフェース560、マイクロコントローラ・インタフェース566、アップダウンカウンタ564、直並列変換バッファ556、アナログ・デジタルスケーリングモニタ554及びFFTオーバーフローモニタ557が、FPGA504に備えられる。直並列変換バッファ556は、フレーム同期信号及び連続クロック信号とともに、A/D変換器310から連続データワードのストリームを受信する。カウンタ及びシンクロナイザ558は、直並列変換バッファ556によって受信されているビット数を計数し、連続クロック信号を直並列変換バッファ556に伝送する。直並列変換バッファ556は、連続ストリームを並列フォーマットに変換する。A/D変換器310から送られた各データワードは32ビットであり、そのう

ちの16ビットは、特定のサンプリング周期の間に得られたサンプルの振幅を表している。この16ビット振幅は、周知の値にセットされた8ビットと共に、24ビットの並列ワードを形成する。周知の値にセットされた8ビットは、本発明の好適実施例においてはゼロにセットされている。

【0041】FPGA504は、例えばモトローラ社製のモデルDSP56001の如きデジタル信号プロセッサ(DSP)508に接続される。このDSP508は、このDSP508の作動速度を決定するクロック514に接続される。本発明の好適実施例におけるDSP508は、ほぼ26MHzで作動する。完全な32ビットワードがA/D変換器310から受信されたとき、DMAC555は、DSP508に対してバス要求信号(bus-request signal)を明示することによって、DMA(ダイレクト・メモリアクセス)サイクルを初期化する。この信号が明示されると、DSP508は、FPGA504、DSP508及びRAM506によって占有されたバス509を開放する。DSP508がバス509から外れると、DSP508は、DMAC555に対して、このDMAC555がバス509の使用を許可されていることを示すバス許可信号(bus-grant signal)を明示する。DMAC555は、RAM506に対して、16ビットのデジタル化されたサンプルを24ビットワードとして書き込む。下位8ビットには、ゼロが付与される。DMAC555がRAM506への書込で作業を終了すると、該DMAC555はバス要求信号の明示を停止し、これによりDSP508はバス509の制御を回復することができる。

【0042】データがDMAC555によって書き込まれるRAM506のメモリ位置は、ブロックに分割される。各データブロックは、各々が512ワードの記憶容量を有する2つのメモリ領域を有している。メモリの各ブロック内の各メモリ領域は、前端部の信号チャネルの1つと結合される。先ず初めに、DMAC555は、ワードが記憶されるRAM506のメモリのブロックのブロックアドレスを書き込むことによってDSP508がDMAC555を初期化するまで使用禁止である。

【0043】DMAC555は、各連続ワードからチャネルビットを読み出し、そのチャネルビットによって指定されたチャネルと結合するメモリ領域にそのワードを書き込む。チャネルビットはDMAC555によって読み出された各ワードごとに切り替わり、これによりそのワードが書き込まれているメモリ領域が切り替わり、各チャネルと結合するメモリ領域が同時に満たされるようにする。DMAC555は、最大511のカウント数を有する内部カウンタを備えている。チャネル2からのワードがメモリに書き込まれる度に、そのカウントは増加する。このカウンタが書込動作に対して確実に同期されるようにするために、最初のカウントの増加は、両方の

メモリが少なくとも1回書き込まれた後にのみ生じる(即ち、チャンネル2がチャンネル1の前に書き込まれれば、カウンタは、第2回目のデータがチャンネル2に書き込まれるまで増加しない)。これによって、チャンネル2に書き込まれた最初のワードに上書き(overwrite)が生じることになるが、各ワードが確実に流れるようにすることの利点の方が、データが欠落しないようにすることの利点よりも遥かに大きい。

【0044】カウンタがその最終カウント511に達すると(即ち、各メモリ領域がいっぱいになると)、カウンタはゼロに復帰し、またDMAC555はDSP508に割込みを行う。DSP508は、次の一連のワードが書き込まれるべきメモリの次のブロックのブロックアドレスによって、DMAC555を更新する。かくして、DSP508は、獲得されたサンプルの数を決定する。DSP508は、この獲得されたサンプル数に基づいてDSP508によって遂行されるべきFFTにおいて用いられるサンプル数を決定する。

【0045】FPGA504がバス要求信号を明示する度に、A/D変換器データスケールモニタ554は、RAM506に書き込まれるべきワードをモニタする。A/D変換器データスケールモニタ554は、ブロック内のワードの全てに対して最大絶対等級(greatest absolute magnitude)を決定する。各ワードは2の補数フォーマットになっており、そのため最も重要なビットは、その値が正か負かを決定する(即ち、「サイン」ビット("sign" bit)である)。最大絶対等級を有するワードはまた、最小数の「ガード」ビット("guard" bit)を有している。ガードビットは、サインビットに隣接し、そして同一の論理レベルを有する連続ビットである。これらの連続ビットは、FFT演算の如きデジタル処理機能が遂行されているときに、データがDSP508内のレジスタをオーバフローさせるのを防ぐことから、ガードビットと言われている。最少のガードビットを有するワード内に含まれるガードビット数は、書き込まれるべき各ブロックのメモリ領域と関連したスケール指標として記録される。このスケール指標は、RAM506に、データの各ブロックと共に記憶される。

【0046】例えば、長さ5の1つのメモリ領域が、次のワード; 00001010; 11110101; 00101011; 00011101; 00010101 を含んでいるものとする。ワード"00101011"は、2つのガードビットのみを有し、他のワードの各々は、少なくとも3つのガードビットを有している。従って、このメモリ領域に対するスケール指標は2ガードビットの値を示すことになる。

【0047】マイクロコントローラ510とタイミング生成回路312との間の全ての通信は、FPGA504内においてマイクロコントローラ・インタフェース566、シリアルリンクシンクロナイザ562及び前部電

子装置インタフェース560を介してなされる。前部電子装置インタフェース560及びマイクロコントローラ・インタフェース566は、この技術分野において周知な標準的インタフェース回路である。シリアルリンクシンクロナイザ562は、マイクロコントローラ510及び前部電子装置セクション300間のバッファとして機能する。このシリアルリンクシンクロナイザ562は、マイクロコントローラ510から連続形式で各指令を受信し、周知の態様で、ラインドライバ/レシーバ502及びラインドライバ/レシーバ320を介してのタイミング生成回路312への送信のための指令を同期化する。かかる通信には、A/D変換器の較正処理を初期化するためのタイミング生成回路312への指令や、BITを初期化するためのタイミング生成回路312への指令や、混信が検出される場合にキャリア周波数を変更するための指令等が含まれる。このような指令は、マイクロコントローラ510からFPGA504へ送信される。

【0048】本発明の好適実施例において、FPGA504はまた、車両のステアリングホイールの位置等、車両状態の変化を測定する。FPGA504は、ステアリングホイールシャフト上のマグネットの位置を感知するデュアル・ホール効果センサ552から、データを受信する。本発明の好適実施例では、FPGA504に備えられたアップ/ダウンカウンタ564は、ステアリングホイールの位置を測定するために、そのステアリングホイールの回転(又は微細な位置測定の場合は部分的回転)をカウントする。つまり、ステアリングホイールが完全1回転される度に、カウンタは増加される。ステアリングホイールが、車両を直進方向に向ける位置に戻されると、各完全回転によりそのカウンタをゼロに復帰させる。ステアリングホイール位置に関する情報は、FPGA504からマイクロコントローラ510へ直接連絡される。

【0049】RAM506に十分なデータがあれば、DSP508はFFT演算を遂行して、時多重分離化された受信信号のデジタル表現を時間領域から周波数領域へマップする(即ち、その信号のスペクトル分析を行い、得られた周波数及び位相や各周波数における相対的強度を測定する)。本発明の好適実施例において用いられるDSP56001の如きデジタル信号プロセッサを使用してFFT演算を遂行することは、この種の技術においては周知であり、例えば、ガイ・アール・エル・ソーハイ著「モトローラのDSP56000/DSP56001及びDSP96002デジタル信号プロセッサによる高速フーリエ変換の実現」(Implementation of Fast Fourier Transforms on Motorola's DSP56000/DSP56001 and DSP96002 Digital Signal Processor; Guy R.L. Sohie; published by Motorola Inc., 1991)において開示されている。

【0050】FFT演算を遂行する前に、DSP508

は、FPGA504からDSP508へ送信されたデータの各ブロック内の各メモリ領域と結合した各スケールリング指標を読み出すことによって、用いられるべきスケールリング因子（データを左もしくは右にシフトさせるためのビット数）を決定する。DSP508は、最少のガードビット数を有するワードが、シフト（スケールリング）の完了後、2つの高位ガードビットを確実に有するように、各ブロックの全てのデータを右又は左に等量だけシフトさせる。

【0051】例えば、FFTが1024ポイント（即ち、チャンネル1からの1024サンプル及びチャンネル2からの1024サンプルを含む、RAM506からの2つのデータブロック）を使用して計算されるならば、2つのスケールリング指標が読み出される。各スケールリング指標は2つの512ワードのブロックに結合され、1つのブロックは各チャンネルに結合される。各ブロックの各メモリ領域と結合したスケールリング因子が、それぞれ1及び3の値を示すならば、その場合各ブロックの各ワードは、右へ1ビットだけシフトされる。これにより、最少のガードビット数を有するワードが、FFTの計算が開始される前に、2つのガードビットを確実に有するようにする。かくして、オーバーフロー・エラーが最小化される。これに対して、ブロックと結合したスケールリング指標の値が、それぞれ3及び5であるならば、2つのブロックの各々の各ワードは左へ1ビットだけシフトされ、これによりスケールリング因子3を備えたブロックの3つのガードビットを有していた各ワードは、ここで2つのガードビットを確実に有するようにする。かくして、切捨誤差が最小化される。

【0052】この各ワードブロックの値のスケールリング処理は、「ブロック浮動小数点演算」と言われている。ブロック浮動小数点演算の目的は、FFTの計算において最高の精度を得ることであり、一方でまた、その計算結果が、それらが記憶されるレジスタをオーバーフローさせないようにすることである。本発明の好適実施例のDSPは、浮動小数点プロセッサではないので、そのようなブロック浮動小数点演算が必要である。しかしながら、実質的に浮動小数点計算を行うプロセッサにおいては、ブロック浮動小数点演算は必要ない。実質的な浮動小数点能力を備えたデジタル信号プロセッサは、本発明の変形例で用いることができる。

【0053】FFTオーバーフローモニタ557は、FFTの計算処理の間にDSP508によって行われる中間的計算の結果生じるデータ上で、ブロック浮動小数点スケールリングモニタ演算を遂行する。これらのブロック浮動小数点スケールリングモニタ演算により、FFT演算からの中間結果が、それらの保持するDSP508内のレジスタをオーバーフローさせないようにする。

【0054】DSP508は、複素数でFFT演算を遂行し得るので、FFT演算は線型性を有し、また、その

演算は実数値のみを有するデータで行われており、A/D変換器310からの両方のデータチャンネルは、単一演算で変換される。双方のチャンネルは、ただ1つのチャンネルを変換するために必要な時間とほぼ同じ時間で変換され得る。この手法は、一般的なFFT演算と共に、ジョン・ジー・プローキス及びディミトリス・ジー・マナレイキジ著「デジタル信号処理への入門」("Introduction to Digital Signal Processing"; John G. Proakis and Dimitris G. Manolakis)の720頁等において詳細に説明されており、ここでは参照までに示される。

【0055】好適実施例において用いられるDSP508は、各サンプルの実位置を収容するように意図された第1のレジスタ（「実レジスタ」と呼ぶ）と、各サンプルの仮想位置を収容するように意図された第2のレジスタ（「仮想レジスタ」と呼ぶ）とを有している。各チャンネルからのサンプルは、実のものであるから、仮想位置はゼロである。従って、通常ならかかる実データでFFT演算を行うときは、仮想レジスタは初めはゼロにセットされる。しかしながら、サンプルをチャンネル1から実レジスタへロードして仮想レジスタをゼロにセットする代わりに、チャンネル2からの実サンプルが、仮想レジスタにロードされる。FFTが完了すると、その結果は、式 $X_1(k)=[1/2][X(k)+X'(N-k)]$ 及び $X_2(k)=[1/2j][X(k)-X'(N-k)]$ を適用することによって、2つの順序列を各々変換するために分離され得る。ここに、 $X(k)$ は $x(n)$ のFFT、 $X_1(k)$ はチャンネル1からのサンプルの順序列のFFT、 $X_2(k)$ はチャンネル2からのサンプルの順序列のFFT、 $X'(k)$ は $X(k)$ の複素共役、そして N は各順序列におけるサンプル数である。

【0056】FFTの実行により、チャンネル1及びチャンネル2のデジタルデータを時間領域から周波数領域へ変換する。従って、FFT演算の結果は、周波数とその周波数に結合した強度のリストである。FFTの結果には周期性があり、サンプリング周波数と等しい周期を有している。本発明の好適実施例では、サンプリング周波数は15kHzである。従って、時間領域信号がマップされる周波数範囲は、サンプル周波数と等しい。特定周波数での強度が、選定された閾値よりも大きい場合、DSP508は、目標が存在することを決定する。

【0057】強度がその閾値以上であると検出される周波数ピークの数をカウントすることによって、DSP508は、どれくらいの目標が存在するか（即ち、どれくらいの目標が異なる速度で移動しているか）を決定する。同一速度で移動する目標からは、同一周波数の信号が反射される。かかる目標は互いに弁別することができない。図示例においては、目標の速度は、個々に識別されるには少なくとも1/4MPH（マイル/時）（18Hzのドブラーシフト）だけ相違する必要がある。この限界は、DSP508が周波数を識別し得る分解能によって定められる。DSP508がそれ以上の分解能を有

する変形例では、目標弁別能力は更に向上する。

【0058】DSP508はまた、チャンネル2信号に対するチャンネル1信号の位相関係を決定する。これは、式 $\arctan \{ \{ (B \times C) - (A \times D) \} / \{ (A \times C) + (B \times D) \} \} = \phi$ (位相差)を適用することによって容易に求められる。ここでAは変換されたチャンネル1信号の実位置の値、Bは変換されたチャンネル1信号の仮想位置の値、Cは変換されたチャンネル2信号の実位置の値、そしてDは変換されたチャンネル2信号の仮想位置の値である。DSP508内の個別レジスタは、変換されたチャンネル1及びチャンネル2信号の実及び仮想値を含んでおり、各周波数のチャンネル1及びチャンネル2信号間の位相関係を測定するために、上述の式を実行するのを単純化する。より多くのサンプル数を用いることによって、位相関係の決定精度を更に高めることができる。例えば4096サンプルによれば、0.25フィートの精度で距離を測定するために十分な分解能の位相情報をもたらす。

【0059】図8は、代表的なFFT演算結果のグラフであり、図において受信信号は2つの目標から反射し、そのうちの1つは、このシステムを搭載した車両に対して26MPHの相対速度で移動しており、またもう1つは、そのシステムを搭載した車両に対して52MPHの相対速度で移動している。X軸に沿った目盛り(hashmark)は、 $(0.1 \times f_s)$ の増分で間隔があげられ、この f_s はサンプル周波数である(本発明の好適実施例では、 $f_s = 15 \text{ kHz}$ である)。各周波数での強度は、Y軸上にデシベルでプロットされる。この強度は相対的値としてプロットされるので、Y軸に沿った目盛りには特定の値は付されていない。

【0060】X軸沿いのスパイク700は、ほぼ26MPHの相対速度で移動する目標を表している。その相対速度は、 $V = (f_d \times C) / (2 \times f_{rf})$ によって計算され、ここにVは目標に対するトランスミッタの相対速度、 f_d はドプラーシフト周波数、 f_{rf} はキャリア周波数、そしてCは光速($6.696 \times 10^8 \text{ MPH}$;ただし、ここで $A * B$ は「AのB乗」を表す)である。これを、キャリア周波数24.125GHz及び $f_d = (0.125 \times f_s)$ に適用することにより、スパイク700のグラフから、 $V = 26 \text{ MPH}$ が算出される。別の小さなスパイク702は、同一方法で計算された52MPHの相対速度で移動している目標を表している。破線704は7.5kHzを示す。FFT演算結果には周期性があるため、破線704の左側の結果は、破線704の右側のものと対称になっている(FFTの周期は f_s に等しいが、信号が実のものであるから、強度スペクトルは、 $0 < n < f_s$ に対して約 $f_s / 2$ で対称である)。

【0061】図9は、本発明の好適実施例においてFFT計算に含まれるべきデジタルデータワード数が決定さ

れる方法のハイレベルフローチャートである。まず最初に、RAM506は記憶データを有しておらず、またFPGA504は、A/D変換器310からFPGA504へ送られるデジタルデータを記憶し始めるRAM506のメモリ位置で、DSP508によって初期化される必要がある(ステップ900)。FPGA504が一旦、初期化されると、DSP508は、FPGA504によってRAM506にどれくらいのサンプルが記憶されたかを決定するために生じる割込の数をカウントする。各割込は、512サンプルが記憶されたことを表す。FPGA504が初期化されると直ぐに、それはA/D変換器310からデータを収集し始める。FPGA504が、RAM506において各チャンネルから512サンプルを記憶したとき、FPGA504は割込を生成する。DSP508はレジスタに内部カウンタを保持しており、FPGA504によって割込が生成される度にそのカウントを増加させる。

【0062】少なくとも8割込がなかったならば(ステップ901)、DSP508は、少なくとも4割込があったか否かを確認する(ステップ902)。少なくとも4割込がなかったならば、DSP508は、少なくとも2割込があったか否かを確認する(ステップ903)。少なくとも2割込がなかったならば、DSP508は、次の割込を待つ(ステップ904)。次の割込が生じると(即ち、RAM506において各チャンネルから512サンプルが記憶された場合)、DSP508は再度、少なくとも2割込が生じたか否か(即ち、RAM506において各チャンネルから少なくとも1024サンプルが記憶されたか否か)を確認する(ステップ903)。ステップ903及びステップ904は、FPGA504が少なくとも2割込を生成するまで、繰り返される。

【0063】第2の割込が生成されると、ステップ903の問いに対する答えは「yes」となり、DSP508は、RAM506において各チャンネルから記憶された少なくとも1024サンプルを用いて、初期FFTを計算する(ステップ909)。初期FFTが完了すると、DSP508は、FPGA504によって少なくとも4割込が生成されたか否かを確認する(ステップ902)。4以下の割込が生成されたならば、ステップ903及びステップ909が繰り返される。ステップ902の問いに対する答えは「yes」ならば、DSP508は、RAM506において各チャンネルから記憶された各チャンネルの少なくとも2048サンプルを用いて、次のFFTを計算する(ステップ907)。ステップ907の2048サンプルFFTの完了後、DSP508は、FPGA504が少なくとも8割込を生成したか否かを確認する(ステップ901)。ステップ901、ステップ902及びステップ907は、FPGA504によって少なくとも8割込を生成されるまで、繰り返される。

【0064】8又はそれ以上の割込がFPGA504に

よって生成されると、DSP508は、RAM506において記憶された各チャンネルの少なくとも4096サンプルを用いて、次のFFTを計算する(ステップ905)。ステップ901及びステップ905は、システムの作動が解除され、又は混信が生じるまで、繰り返される。混信が生じたならば、マイクロコントローラ510は、DSP508に対して、既に収集されたサンプルを一掃し、そして図9の処理を開始点から始め、生成された割込の数をカウントするカウンタをリセットする。リセット以前に収集されたサンプルを用いれば、混信による汚染(contamination)によって結果を歪曲することになる。かくして、このFFT計算方法は、可能なかぎり最少の時間で、存在する目標の性質に関する最も正確な情報を提供するが、これは各チャンネルからの新たな4096サンプルを収集するためには、実質的により長い時間を必要とするからである。

【0065】DSP508はマイクロコントローラ510に結合される。このマイクロコントローラ510は、該マイクロコントローラ510の演算速度を決定するクロック514に接続される。本発明の好適実施例において、マイクロコントローラ510は15MHzで作動する。マイクロコントローラ510はまた、ローカル・ランダム・アクセスメモリ(RAM)512及びフラッシュ・プログラマブル・リードオンリメモリ(Flash PROM)520に接続される。フラッシュPROM520は、マイクロコントローラ510が実行する命令を記憶する。マイクロコントローラ510は、既に検出された目標情報とイベント記録を記憶するためのメモリ領域として、ローカルRAM512を使用する。

【0066】DSP508は、マイクロコントローラ510へ各FFT演算と関連する4つの符号化24ビットワードを送信する。第1のワードは、存在する目標の数を表し、第2のワードは、スケーリングビット(scaling bits)の数を表し、第3のワードは、低周波数ノイズフロア(noise floor)の強度を表し、そして第4のワードは、高周波数ノイズフロアの強度を表す。これらの高及び低周波数ノイズフロアは、それぞれ所定の周波数より高い及び低い各周波数の強度レベルの平均を計算することによって決定される(すなわち、高周波数ノイズフロアは所定周波数より高い周波数について、強度レベルの平均をとったものであり、低周波数ノイズフロアは所定周波数より低い周波数について、強度レベルの平均をとったものである)。これら4つのデジタルデータワードのあとに続くのは、各識別された目標に関連する付加的なデジタルデータのセットである。各セットは、1つの目標と関連する4つのデジタルデータから成る。これらの4ワードは、目標のドプラー周波数、チャンネル1周波数で目標から反射された信号の強度、チャンネル2周波数で目標から反射された信号の強度及びチャンネル1及びチャンネル2信号の位相の差を表している。

【0067】本発明の好適実施例において、チャンネル1及びチャンネル2の反射信号強度は、DSP508からマイクロコントローラ510へ送信され、システムがいつの時点で目標の適切な識別をし損ねたかを決定するためにのみ用いられる。例えば、通常状態下ではチャンネル1周波数の強度は、チャンネル2周波数の強度とほぼ等しい。これら2つの強度がほぼ等しい状態になっていなければ、当該目標は誤って検出されたことになり、そのデータは無視されるということである。

10 【0068】同様に、低周波数ノイズフロアの強度及び高周波数ノイズフロアの強度は、FFT演算の有効性及び高周波混信の存在を確認するために用いられる。低周波数ノイズフロアが高周波数ノイズフロアよりもより高い明白な強度レベルを有しているという点が、FFTによるノイズフロア・スペクトル出力の特徴であるから、マイクロコントローラ510は、そうなるようにするために確認を行う。低周波数ノイズフロアが高周波数ノイズフロアよりも大きくなければ、そのときエラー/混信状態を呈していることになる。

20 【0069】マイクロコントローラ510が、ノイズフロアが選定された閾値以上であることを決定すれば、1つ又は両方の送信周波数の送信信号に無線周波混信が存在すると想定される。かかる場合、マイクロコントローラ510はDSP508に対して、既に記憶されたデータを一掃し、図9に示されたフローチャートに記述された手順を、FPGA504がRAM506の最初のアドレスで初期化される(ステップ900)必要がない点を除いて、再開する命令を送出する。これに加えて、マイクロコントローラ510は、周波数制御電圧生成器316に対して、ガンダイオード202に供給される電圧レベルを変更するように命令し、これにより送信周波数が変化する。この混信検出機構の更なる詳細は、車両用レーダシステムのための混信回避システム(Interference Avoidance System For Vehicular Radar System)と題する、共に係統中の米国特許出願第07/930,760号に記載されている。

40 【0070】DSP508からマイクロコントローラ510へ送信された情報から、マイクロコントローラ510は、目標の距離及び相対速度を計算する。位相は、式; $R = C(\theta_1 - \theta_2) / (4\pi(f_1 - f_2))$ に従って目標までの距離(もしくはレンジ)に線型比例し、また周波数は、式; $f_d = 72(Hz \cdot \text{時}/\text{マイル}) \times V(\text{マイル}/\text{時})$ に従って目標の相対速度に線型比例するから、相対速度及び距離の決定は、周波数及び位相差と固定された因子との積をとることにより直接的に計算される。上記距離の式において、Rはフィート単位の距離、Cはフィート/秒での光速、 f_1 はチャンネル1信号の周波数、そして f_2 はチャンネル2信号の周波数であり、 $(\theta_1 - \theta_2)$ は位相差である。また相対速度50の式において、 f_d はドプラー現象に起因する周波数シ

フト、そしてVはトランシーバに対する目標の相対速度である。但し、別の実施例として、周波数を相対速度に対してマップし、距離に対して位相関係をマップするために他の手段を用いることもできる。例えば、周波数及び位相の、相対速度及び距離のそれぞれに対する相互参照のためにある種のテーブルを用いることもできる。

【0071】データが、特定のプリセット限界内になければ、そのデータは無効と認められ、無視される。データがプリセット限界内にあれば、マイクロコントローラ510は、新たな目標の距離及び相対速度を、先に記録された距離及び相対速度と比較する。そして、その目標の距離及び相対速度が、既に記録された距離及び相対速度と矛盾がなければ（即ち、新たな目標の距離及び相対速度と先に記録された距離及び相対速度との差が、所定量内のものであれば）、マイクロコントローラ510は、新たに受信された距離及び相対速度によって、先に記録された距離及び相対速度を更新する。新たな目標が、現にある目標と対応しなければ、距離及び相対速度が記憶され、かくして新たな目標が画定される。マイクロコントローラ510が、先に記録された目標と緊密に整合するデータを受信し損ねた場合、既に記録された目標がその周囲環境から離脱したものと想定され、距離及び相対速度は、記録から取り除かれる。このようにして、システムは同時に存在する複数の目標を識別し且つ追跡する。

【0072】マイクロコントローラ510は、目標優先度システムを備えており、複数の目標のいずれが最も危険度が高いかを測定し、危険優先度(hazard priority)を割り当て、そして運転者に対して適切なレベルの緊急度を表す警報を発する。このシステムでは、各目標に割り当てられた危険優先度を追跡し、且つ再評価し続ける。古い目標の距離及び相対速度が、新たな目標の距離及び相対速度と類似しないならば、システムは、その古い目標の追跡を止め、残りの目標を追跡し続ける。

【0073】危険アルゴリズムは、本発明の実施例で例示されているように、車両運転者に対して、目標が50フィート以内にあることを警報する程度の簡素なものを採用してもよい。更に高級なアルゴリズムが、「車両の進行制御のためのレーダシステム」(Radar System for Headway Control of a Vehicle)と題する米国特許第4,916,450号において教示されており、ここでは参照までに示されるが、本発明の別の実施例において用いることもできる。

【0074】ディスプレイ・センサセクション

デジタル電子装置セクション500は、ディスプレイ・センサセクション600に結合される。ディスプレイ・センサセクション600は、図10に更に詳細に示される。このディスプレイ・センサセクション600は、モニタセクション601、警報セクション603及びセンサセクション605を含んでいる。

【0075】このセンサセクション605は、車両方向切替センサ608、ブレーキセンサ610、パワーモニタセンサ612、ワイバセンサ614、速度コイルセンサ616及び双信号センサ（方向指示器センサ）617等の複数のセンサや死角検出器618を含んでいる。マイクロコントローラ510は、各センサ608、610、612、614、616、617及び618に結合される。これらのセンサは、危険があるか否かを決定し、またその危険レベルを計算するために用いられる因子を変更するための情報を提供する。例えば、マイクロコントローラ510が、車両のワイバが回転されたことを検出すれば、そのとき雨状態を示し、目標に対する好適な追従距離は、濡れた路面上での長い停止距離を考慮して長く設定されるようにできる。また、雨や雪の状態によって引き起こされる減衰を補償するために、トランスミッタからの出力の強度は増強される。

【0076】危険が生じれば、マイクロコントローラ510は、適切な視覚的及び/又は音声的な警報を作動させる。危険レベルは、好ましくはブレーキ、制動率、車速度、接近率、目標距離及び運転者の反応時間等に基づいて決定される。好適実施例では、平均反応時間が用いられる。しかしながら、マイクロコントローラ510は、運転者に対して、運転を開始するときに、その運転者の特定の反応時間を計測するために種々の試験を行うことを要請する。別の方法として、移動中に生じる事象(event)に対する車両運転者の反応を、その運転者の反応時間を測定するために用いることもできる。

【0077】警報セクション603は、制御ディスプレイユニット(CDU)604及び音声警報ユニット606を含んでいる。この制御ディスプレイユニット604は、危険があるときに発光する警報ライトを有している。本発明の好適実施例において、ライトカラーは、危険度の増加に応じて緑色から黄色そして赤色へとそれぞれ変化する。音声警報ユニット606は、危険度レベルが閾値レベルを越えれば、可聴発信音もしくは震音を発する音波生成器を含んでいる。

【0078】好適実施例では、マイクロコントローラ510は、制御表示ユニット604内にボリューム・ポテンショメータ（図示せず）と警報ポテンショメータ（図示せず）を含んでいる。このボリューム・ポテンショメータ及び警報ポテンショメータは、車両運転者によって直接的に制御され、警報レベルを決定するためにそのシステムに使用される。本発明の範囲内には、車両運転者に対して危険を警報するための広範な種々の方法、例えば、ステアリングホイール、ペダルその他のものに振動を与え、その振動は警報レベルの増加に応じて増大するようにする方法、及び/又は、その警報レベルの増加に応じてピッチが早くなる、もしくは音量が増大する可聴音を発生する方法等が含まれる。

【0079】モニタセクション601は、EIA RS

−232ポートコネクタ602を含んでいる。このRS−232ポートコネクタ602によって、目標情報が外部装置に連絡され、またシステムの診断を行うことができる。マイクロコントローラ510は、RS−232ポートコネクタ602に結合され、これによりこのポートコネクタ602に結合した外部装置に対する情報及びシステムアクセスを提供する。

【0080】なお、イベントレコーダRAMカード620は、周囲環境および運転操作状態を表すイベント情報を記録する。

【0081】本発明の多数の態様が記述された。しかしながら、本発明の思想及び範囲を逸脱することなく、種々の変形が行われ得ることは明白である。例えば、チャネル1送信信号とチャネル2送信信号との関係では、それらの周波数の差が250kHzよりも大きくても小さくてもよい。更に、周波数制御電圧信号の周期は、15.6μsよりも大きくても小さくてもよく、そして、そのデューティサイクル(duty cycle)は50パーセント以上でも以下でもよい。その他の例として、A/D変換器310は、データワードの直列ストリームではなく、並列ストリームを生成するようにしてもよい。その上、本発明は、自動車、トラック、給水車両、列車、或いはその他の地上車両に関連して用いられ得る。従って、本発明は、特許請求の範囲による場合以外は、これまで示した例によって限定されるものではないと理解されるべきである。

【0082】

【発明の効果】本発明では受信信号をその低下変換の後、すぐに、アナログ形式からデジタル形式へ変換するので、また周波数スペクトル及び位相の如き受信信号の特性を決定するためのFFT演算を行うために最適なデジタル信号プロセッサを使用するので、そのシステムは、極めて融通性があり、安価であって温度安定性を有し、そしてコンパクトである等の利点を有する。更に、2つのチャネルのみを用いることにより、機能を犠牲にすることなく構成を単純化する。これによって、構成の全体サイズを減少することができる。

【図面の簡単な説明】

【図1】本発明の車両用レーダシステムの概略を示すブロック図である。

【図2】本発明の車両用レーダシステムにおけるマイクロ波トランシーバセクションのブロック図である。

【図3】本発明の車両用レーダシステムにおける前端部電子装置セクションのブロック図である。

【図4】チャネル1及びチャネル2選択信号と関連した周波数制御電圧信号のタイミングチャートである。

【図5】本発明の車両用レーダシステムにおける信号スイッチの1つのチャネルの出力の包絡線を示す図であ

る。

【図6】本発明の好適実施例に係る車両用レーダシステムにおけるデジタル電子装置セクションのブロック図である。

【図7】本発明の好適実施例に係る車両用レーダシステムにおける電界プログラマブルアレイ(FPGA)のブロック図である。

【図8】本発明の好適実施例に係る車両用レーダシステムにおけるDSPによって行われるFFT演算結果を示すグラフである。

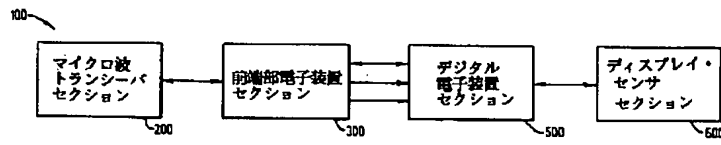
【図9】好適実施例のDSPが、いずれのサンプル数でFFTを行うかを決定する方法を示すフローチャートである。

【図10】本発明の車両用レーダシステムにおけるディスプレイ・センサセクションのブロック図である。

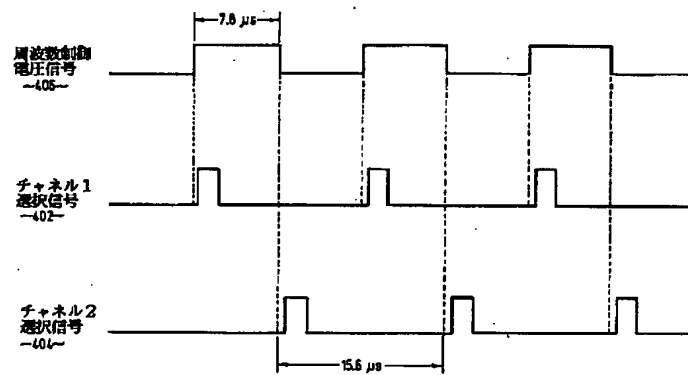
【符号の説明】

- 100 レーダシステム
- 200 マイクロ波トランシーバセクション
- 202 発振器
- 204 送信方向性結合器
- 206 受信方向性結合器
- 208 ショットキー・ダイオードミクサー
- 210 アンテナ
- 212 RF負荷
- 300 前端部電子装置セクション
- 302 前置増幅器
- 306 チャネル1ローパスフィルタ
- 307 チャネル1音声増幅器
- 308 チャネル2ローパスフィルタ
- 309 チャネル2音声増幅器
- 310 A/D変換器
- 312 タイミング生成回路
- 314 クロック回路
- 316 周波数制御電圧生成器
- 500 デジタル電子装置セクション
- 502 信号ラインドライバ/レシーバ
- 504 FPGA
- 506 RAM
- 600 ディスプレイ・センサセクション
- 601 モニタセクション
- 603 警報セクション
- 605 ディスプレイ・センサセクション
- 608 車両方向転換センサ
- 610 ブレーキセンサ
- 612 パワーモニタセンサ
- 614 ワイバセンサ
- 616 速度コイルセンサ

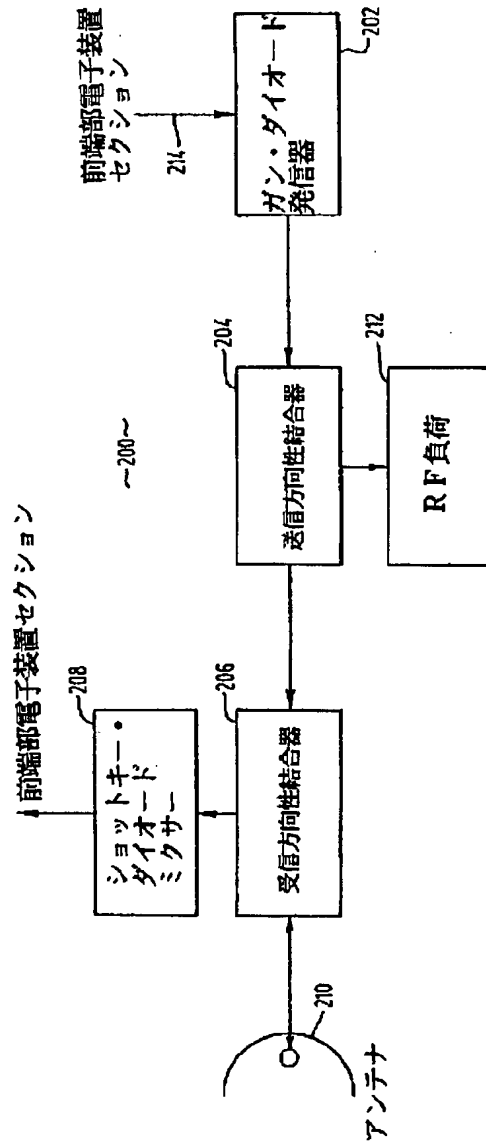
【図1】



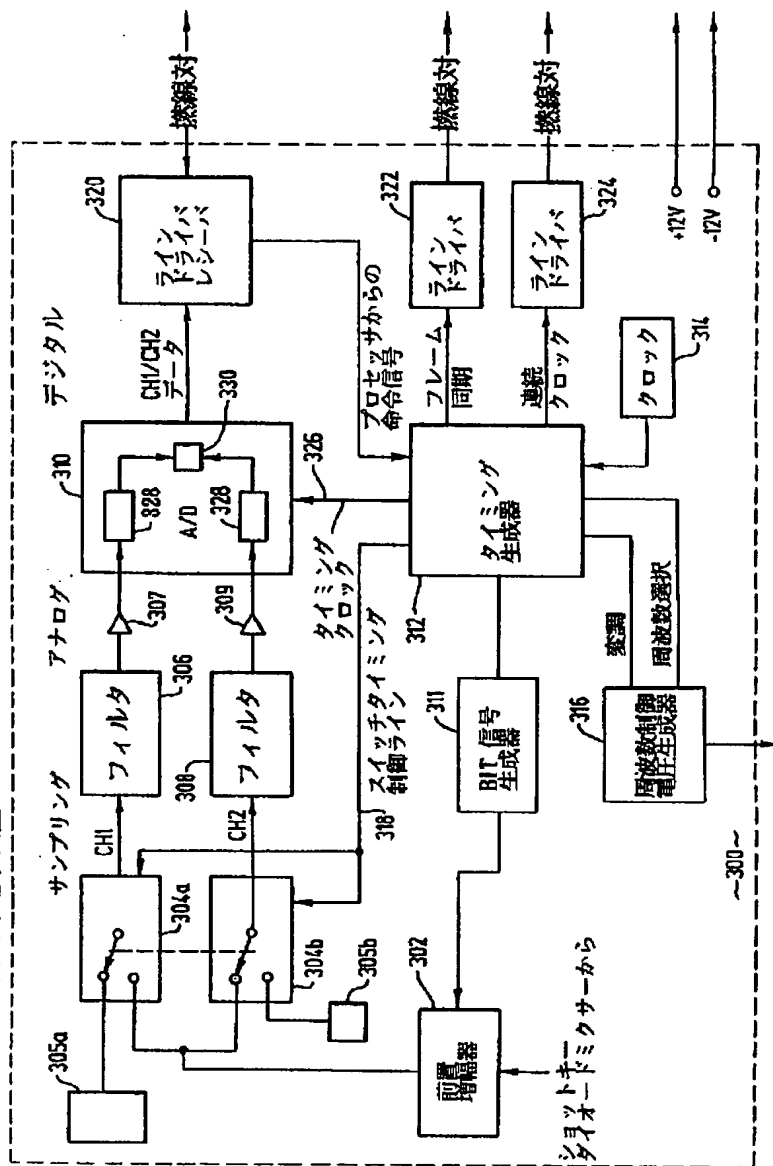
【図4】



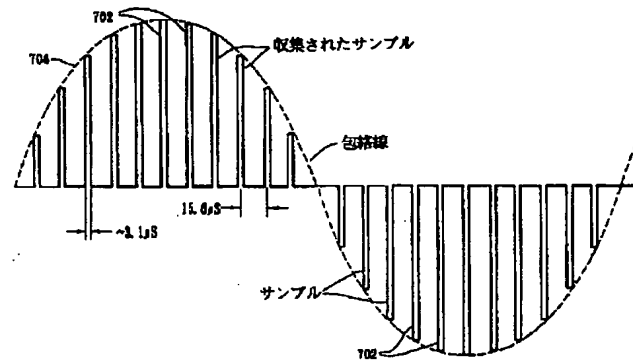
【図2】



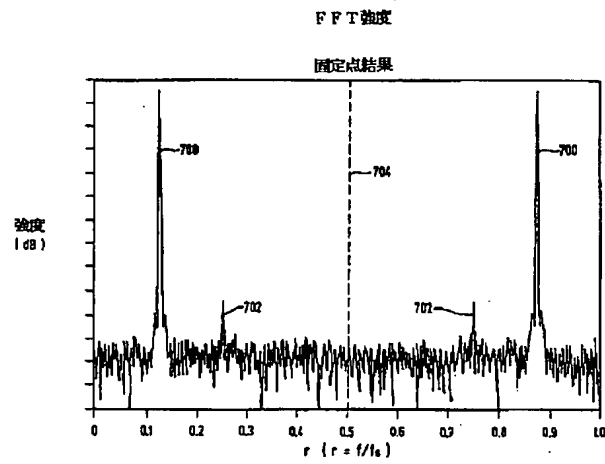
前端部電子裝置



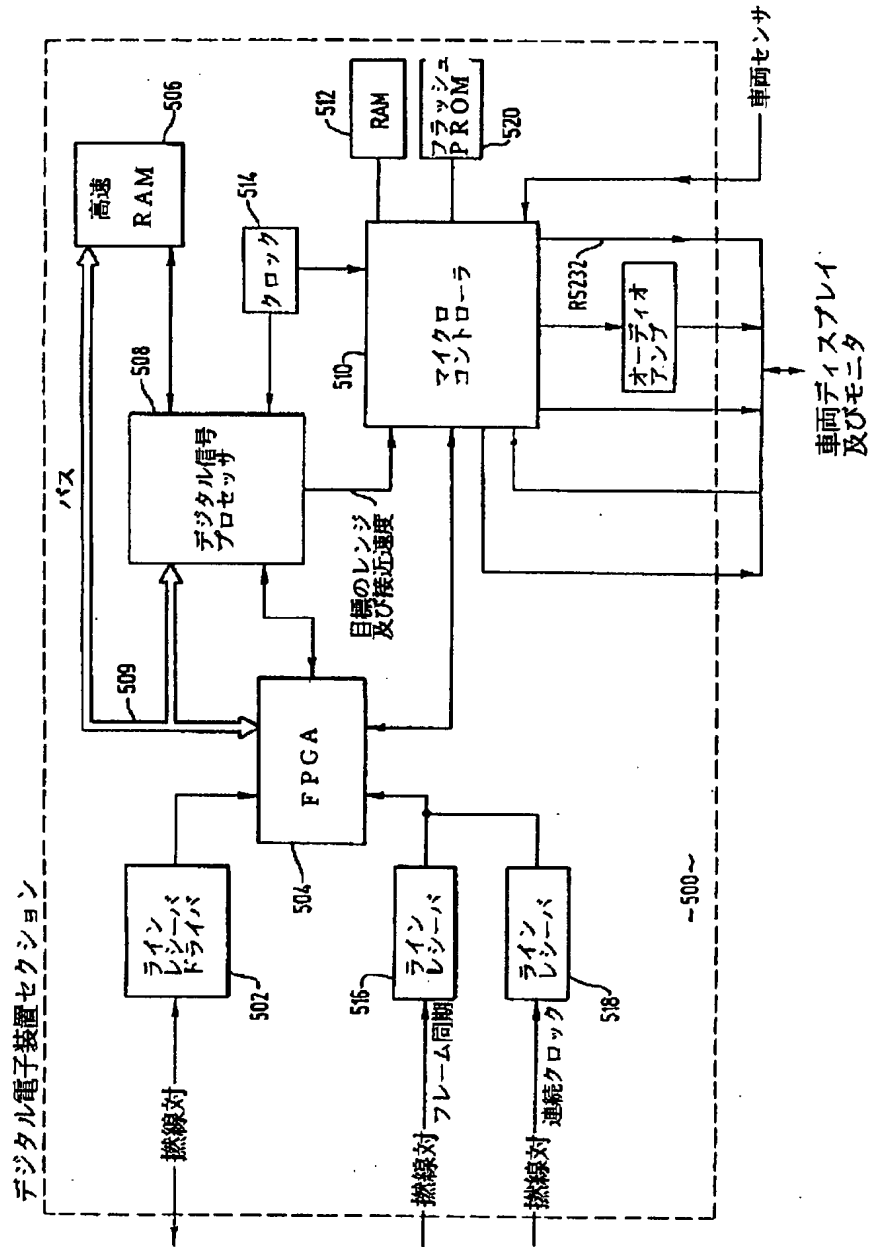
【図5】



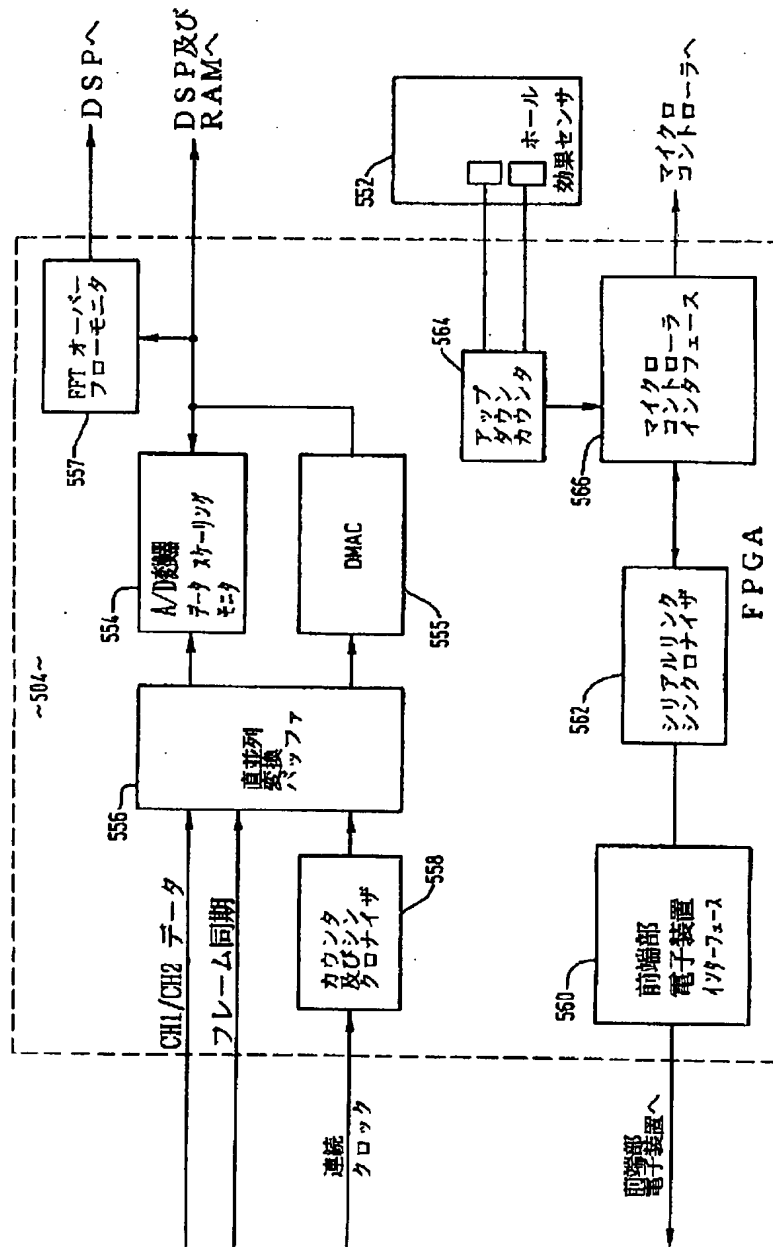
【図8】



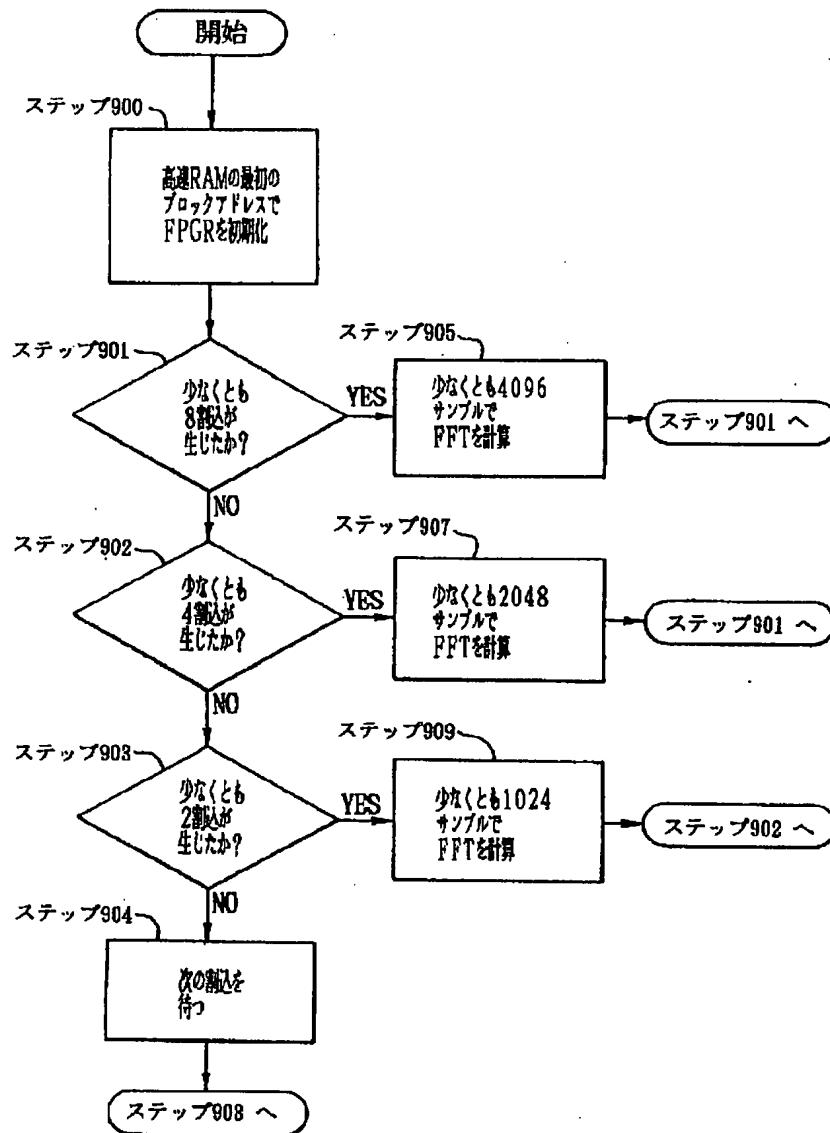
【図6】



【図7】



【図9】



ル2選択信号404の制御下における信号スイッチ304によって得られたサンプル802の合成は、本質的にローパスフィルタ306、308の3デシベル・カットオフ周波数以下である包絡線804を形成する。従って、各フィルタの出力は、そのフィルタに接続したチャネルに対応する送信信号の周波数と、そのチャネルが送信されている間に受信された各信号の周波数との差に等しい周波数成分を備えた滑らかな信号である。例えば、チャネル1ローパスフィルタ306は、あたかもチャネル1送信周波数が連続波形式で送信されたかのように、*

*チャネル1送信周波数と複数の目標から反射されたチャネル1受信周波数との差に等しい周波数を備えた滑らかな信号を出力する。

【手続補正2】

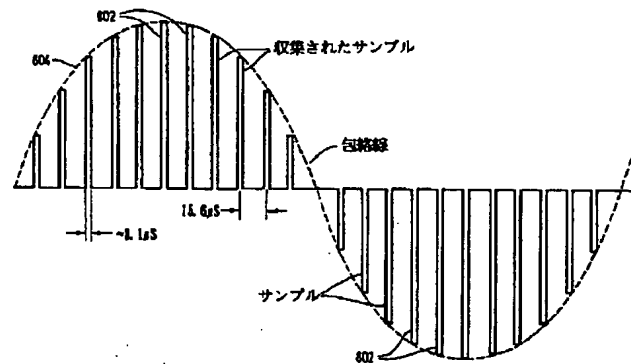
【補正対象書類名】図面

【補正対象項目名】図5

【補正方法】変更

【補正内容】

【図5】



【手続補正3】

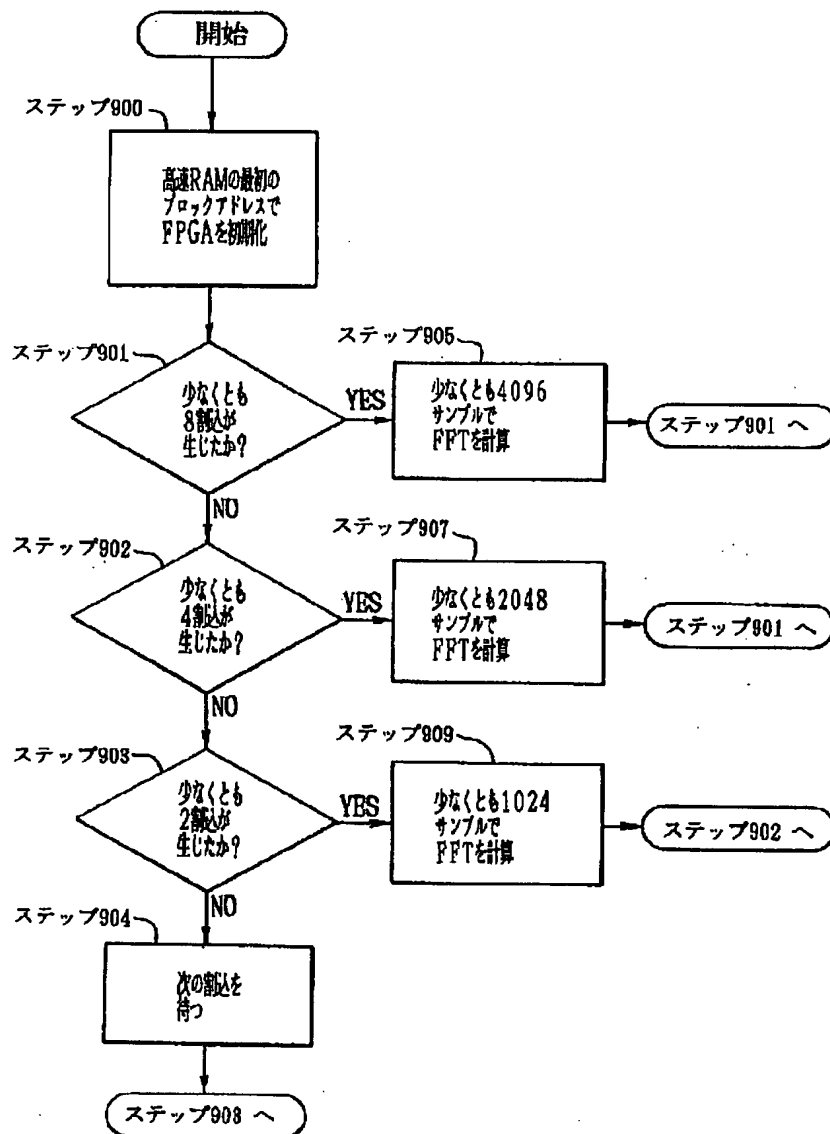
【補正対象書類名】図面

【補正対象項目名】図9

【補正方法】変更

【補正内容】

【図9】



フロントページの続き

(72)発明者 ヴァン アール マラン
アメリカ合衆国 カリフォルニア州 ラ
ジョラ ヴィア マリン 3250 #3